(19) 世界知的所有権機関 国際事務局





(43) 国際公開日 2005 年6 月2 日 (02.06.2005)

PCT

(10) 国際公開番号 WO 2005/050826 A1

(51) 国際特許分類7:

H02M 9/04

(21) 国際出願番号:

PCT/JP2004/017099

(22) 国際出願日:

2004年11月17日(17.11.2004)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ: 特願 2003-391768

2003年11月21日(21.11.2003) JP

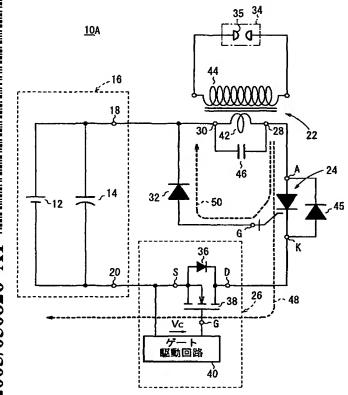
(71) 出願人 (米国を除く全ての指定国について): 日本 碍子株式会社 (NGK INSULATORS, LTD.) [JP/JP]; 〒 4678530 愛知県名古屋市瑞穂区須田町2番56号 Aichi (JP).

- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 波多野達彦 (HATANO, Tatsuhiko) [JP/JP]; 〒4678530 愛知県名古 屋市瑞穂区須田町 2番 5 6 号 日本碍子株式会社内 Aichi (JP). 佐久間健 (SAKUMA, Takeshi) [JP/JP]; 〒 4678530 愛知県名古屋市瑞穂区須田町 2番 5 6 号 日本碍子株式会社内 Aichi (JP).
- (74) 代理人: 千葉剛宏、外(CHIBA, Yoshihiro et al.); 〒 1510053 東京都渋谷区代々木2丁目1番1号新宿マインズタワー16階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,

[続葉有]

(54) Title: HIGH VOLTAGE PULSE GENERATING CIRCUIT

(54) 発明の名称: 高電圧パルス発生回路



40... GATE DRIVING CIRCUIT

(57) Abstract: A high voltage pulse generating circuit (10A) comprises an inductor (22), a first semiconductor switch (24) and a second semiconductor switch (26) connected in series between both ends of a direct current power supply (16), and a diode (32) wherein a cathode terminal is connected to one end (30) of the inductor (22) whose other end (28) is connected to an anode terminal (A) of the first semiconductor switch (24), and an anode terminal is connected to a gate terminal (G) of the first semiconductor switch (24). The inductor (22) has a first coil (42) and a second coil (44). A diode (45) is connected in parallel to the first semiconductor switch (24), and a capacitor (46) is connected in parallel to the first coil (42) of the inductor (22).

高電圧パルス発生回路(10A)は、 (57) 要約: 直流電源部(16)の両端に直列接続されたイン ダクタ(22)、第1の半導体スイッチ(24) 及び第2の半導体スイッチ(26)と、第1の半 導体スイッチ(24)のアノード端子(A)に-端(28)が接続されたインダクタ(22)の他端 (30) にカソード端子が接続され、第1の半導 体スイッチ (24) のゲート端子 (G) にアノード 端子が接続されたダイオード (32) とを有し、イ ンダクタ (22) は、1次巻線 (42) と2次巻線 (44)とを有する。そして、第1の半導体スイッ チ(24)に対して並列にダイオード(45)が 接続され、インダクタ(22)の1次巻線(42) に対して並列にコンデンサ (46) が接続されて いる。



NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可 能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI のガイダンスノート」を参照。

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

国際調査報告書

2文字コード及び他の略語については、定期発行される 各PCTガゼットの巻頭に掲載されている「コードと略語